آرتمیس کاریا
www.artemiskaria.ir
تولید و اموزش فناوری FPGA و سامانه های دارای هوش مصنوعی

راهنمای کاربردی برد توسعه

آرتمیس میترا

Xilinx ZYNQ-7000 XC7Z010

برد توسعه XC7Z010-2CLG400I که در اختیار شما است یکی از کامل ترین و پیشرفته ترین بردهای توسعه مبتنی بر تراشه ZYNQ میباشد.

پردازنده برد محصول شرکت XILINX از خانواده ZYNQ 7000 SOS و مدل XC7Z010 بهره برده است این سیستم بر تراشه(SOC) از دو قسمت اصلی تشکیل شده است . قسمت اول ، سیستم پردازشی System Processingیا (PS)میباشد که شامل دو هسته ARM از سری ۹ A-Cortex می باشد و قسمت دوم ، عناصر منطقی برنامه پذیر Logic Programmable یا (PL) میباشد که شامل یک FPGA میباشد . همچنین یک تراشه حافظه پر سرعت SDRAM DDR3 با ظرفیت ۵۱۲ مگابایت میباشد نصب شده است و یک حافظه فلش از نوع QSPI با ظرفیت حافظه ۲۵۶ مگابیت و یا ۳۲ مگابایت نیز برای ذخیره سازی دائمی اطلاعات استفاده شده است . در طراحی قسمت برد حامل ، ما تعداد زیادی از واسط های ارتباطی را برای توسعه کاربران طراحی کرده ایم . این واسط ها شامل ، ۲ واسط گیگابیت اترنت (۱۰۰۰/۱۰۰/۱۰) مگابیت بر ثانیه، ۱ واسط ارتباطی USB ۲.۰ از نوع HOST ، یک واسط خروجی تصویر HDMI ، ۱ واسط ارتباطی UART USB ، واسط ارتباطی USB JTAG ، درگاه حافظه کارت SD ، دو درگاه توسعه ۴۰ پین ، و2 عدد کلید کاربری و ۲ عدد LED می باشند . بواسطه طراحی صحیح و حرفه ای این برد و واسط های کاربری فراوانی که وجود دارد ، تمامی نیاز های کاربران برای تبادل داده پر سرعت ، ذخیره سازی داده ، پردازش و انتقال داده های تصویری و حوزه کنترل صنتعی ؛ برآورده شده است . برای تبادل و انتقال اطلاعات با سرعت بالا ، راستی آزمایی پردازش داده در قبل و بعد از طراحی (Pre-verification & Post-verification) امکان پذیر میباشد. این برد برای دانشجویان ، مهندسین ، عالقمندان و تمامی گروه های حرفه ای برای حوزه تحقیق و توسعه و تولید (به دلیل رعایت مسائل طراحی صنعتی و استفاده سطح صنعتی تراشهZYNQ)، مناسب میباشد.

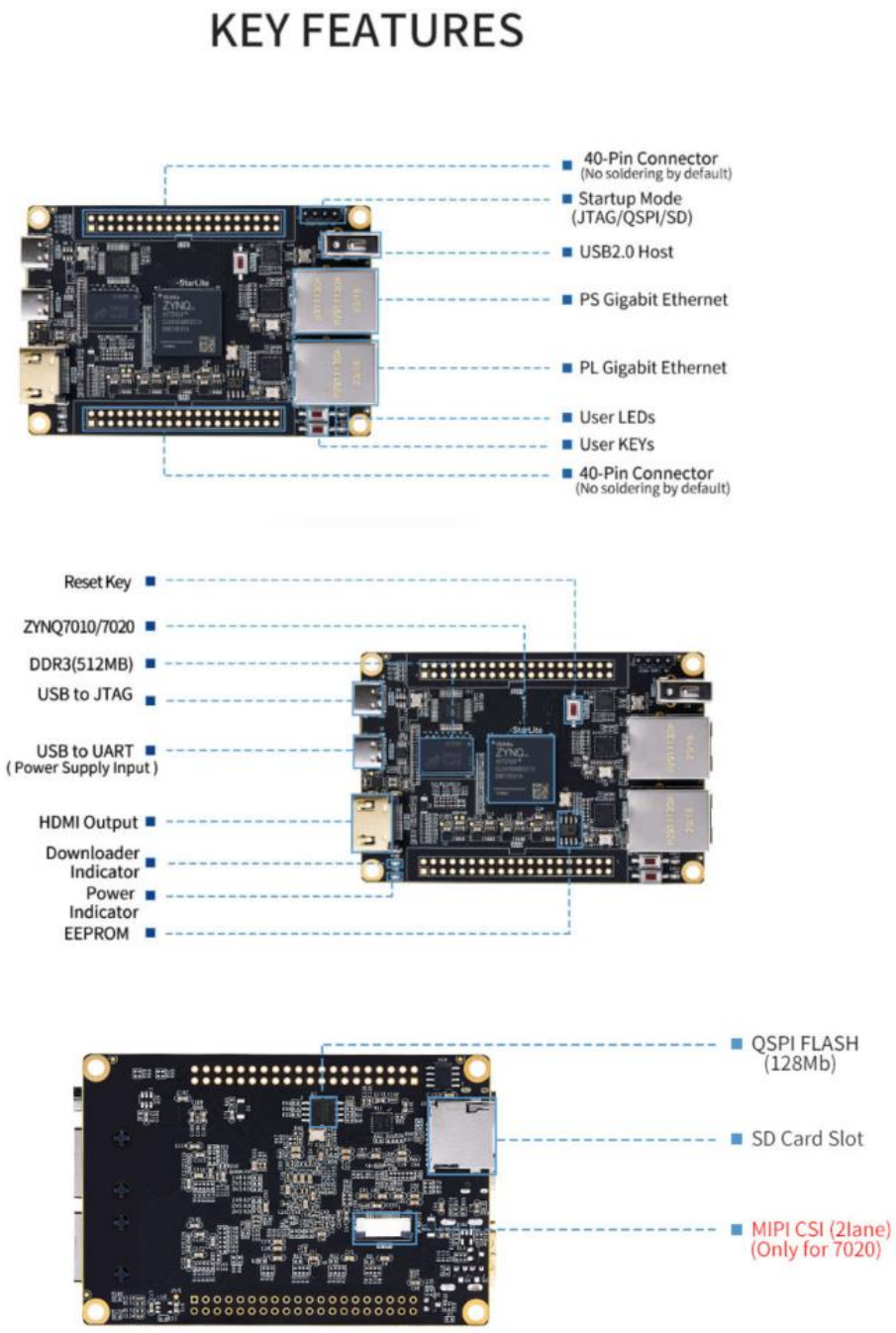
در جدول زیر امکانات Artemis Mitra Evaluation Board دیده می شود.

Evaluation Kit SPECIFICATION

FPGA Chip	XC7Z010-1CLG400C	XC7Z020-2CLG400C
Logic Cells	28K	85K
ARM Main Frequency	667MHz	766MHz
DDR3	512MB	
QSPI FLASH	128Mb	
E2PROM	64Kbit	
JTAG Downloader	1	
UART	1	
SD Card Slot	1	
USB2.0 Host/Slave	1	
Gigabit Ethernet	PS Side 1/PL Side 1	
HDMI	1 HDMI Output	
MIPI CSI	-	1 (2lane)
LED, KEYs	2 LEDs, 2 Keys	
2*40P 0.1inch Ports	72 Single-ended/36 Pairs Differential (PL side)	
Expansion Port	90*60mm	
Technology	Black Matte, Immersion Gold Process	

شکل ۱-۱ جدول امکانات برد ARTEMIS Mitra

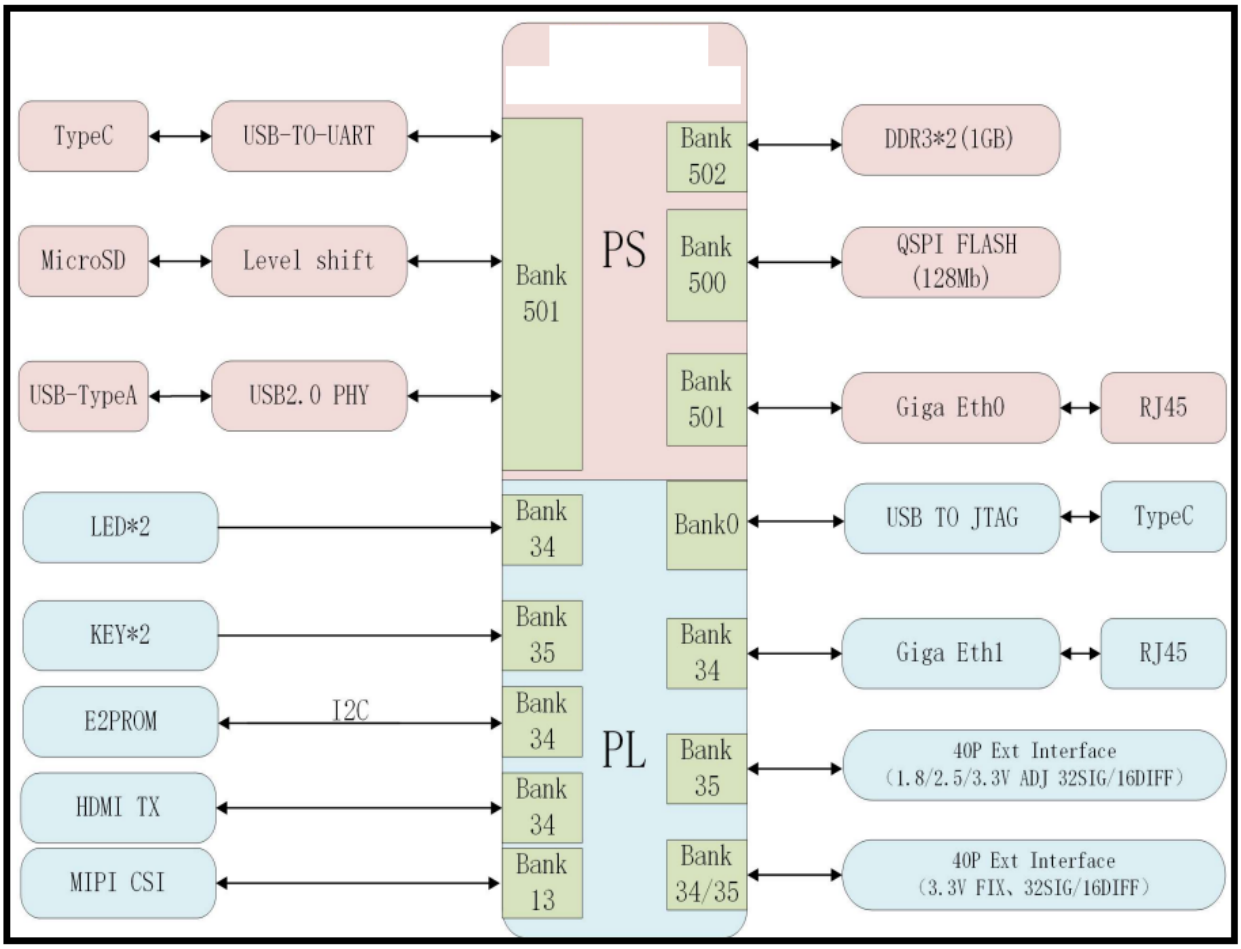
در تصویر زیر نمای برد را مشاهده می کنید که تمامی امکانات و تراشه های مهم روی برد با ذکر نام مشخص شده اند.



شکل ۲-۱ نمای برد ARTEMIS MITRA و معرفی بخش های مختلف برد

www.artemiskaria.ir

بخش اول معرفی برد توسعه FPGA



شکل ۳-۱ بلوک دیاگرام کلی برد ARTEMIS MITRA

در ادامه برد توسعه ARTEMIS MITRA را به اختصار برد MITRA می نامیم.

معرفی اجزای برد MITRA:

پردازنده برد تراشه ZYNQ از شرکت XILINX است. یک تراشه رم DDR3 و یک حافظه فلش QSPI نیاز های ما را برای ارتباط پر سرعت و پردازش و ذخیره سازی اطلاعات سامانه ZYNQ فراهم میسازد . پهنای باند انتقال اطلاعات بین تراشه زینک و تراشه های DDR۳، ۱۶ بیت میباشد و ظرفیت حافظه رم به 512 مگابایت میرسد . پارت نامبر تراشه زینک استفاده شده در این برد توسعه عبارتست از XC7Z010-2CLG400I که بیانگر آن است که این تراشه دارای ۴۰۰ پایه ، سری ساخت صنعتی و با سطح سرعت -۲ میباشد . همانطور که بیان شد ، این SOC از دو قسمت اصلی PS و PL که بوسیله گذرگاه پر سرعت AXI با یکدیگر در ارتباط هستند ، تشکیل شده است . در ادامه ، شماتیک کلی برد توسعه را

مشاهده خواهیم کرد. یک اسیلاتور ۳۳.۳۳۳ مگاهرتزی که کلاک مرجع را برای واحد سیستم پردازشی (PS)فراهم میسازد. برای تامین کلاک بخش PL از یک اسیلاتور ۵۰ مگاهرتز استفاده شده است. برای دو بخش PL و PS واسط اترنت به صورت جداگانه درنظر گرفته شده است.

امکانات و اینترفیس های موجود بر روی برد به شرح زیر می باشد.

- **واسط گیگابیت اترنت (۱۰/۱۰۰/۱۰۰۰) متصل به بخش PL**

یک واسط اترنت RJ ۴۵ با سرعت های ۱۰و ۱۰۰ و ۱۰۰۰ مگابیت برثانیه برای ارتباط داده Ethernetبخش PL با کامپیوتر ها و یا سایر شبکه های دیگر استفاده گردیده است .

برای این واسط از تراشه مبدل با پارت نامبر RTL82211F-CG از شرکت REALTEK ، استفاده شده.

- **واسط گیگابیت اترنت (۱۰/۱۰۰/۱۰۰۰) متصل بخش PS**

یک واسط اترنت RJ ۴۵ با سرعت های ۱۰و ۱۰۰ و ۱۰۰۰ مگابیت برثانیه برای ارتباط داده Ethernetبخش PS با کامپیوتر ها و یا سایر شبکه های دیگر استفاده گردیده است.

برای این واسط از تراشه مبدل با پارت نامبر RTL82211F-CG از شرکت REALTEK که سطح ساخت صنعتی دارد ، استفاده شده است.

- **واسط میزبان USB۲.۰**

از این واسط میتوانید برای ارتباط وسایل جانبی USB همانند موس ، کیبورد و یا دیسک خوان ها با برد توسعه استفاده نمایید.

- **یک واسط ارتباطیUART**

واسط ارتباطی UART برای ارتباط با سایر دستگاه ها و کامپیوتراستفاده میگردد. این درگاه سریال از تراشه مبدل USB به UART با شماره مدل ، CH340 استفاده میکند واین واسط USB از ساختار درگاه Type C استفاده میکند.

- **واسط ارتباطی JTAG**

برای ارتباط با کامپیوتر در زمیه عیب یابی (debugging) و پروگرم زینک استفاده میگردد. این درگاه سریال از تراشه مبدل USB به UART با شماره مدل ، CH340 استفاده میکند واین واسط USB از ساختار درگاه Type C USB استفاده میکند. شما میتوانید با استفاده از کابلی که در جعبه متعلقات برد توسعه در اختیار شما قرار گرفته، برای برنامه دهی و عیب یابی برد توسعه استفاده نمایید.

- **درگاه کارت حافظهSD**

یک نگه دارنده کارت حافظه SD ، برای فایل های image سیستم عامل و یا سایر فایل های مورد نیاز تراشه استفاده میگردد.

- **درگاه خروجی تصویرHDMI**

یک واسط خروجی تصویر HDMI بر روی برد توسعه قرار دارد که برای انتقال اطالعات تصویری و ویدئویی با کیفیت 1080p میتواند مورد استفاده قرار گیرد.

- **حافظه EEPROM**

یک تراشه حافظه EEPROM با پارت نامبر AT24C64D با واسط ارتباطی I2C بر روی برد قرار دارد.

- **واسط دوربینMIPI**

از این واسط برای اتصال ماژول های دوربین با واسط ارتباطی MIPI استفاده گردد . ماژول دوربین ۵۶۴۱ ANمبتنی بر دوربین ۵۶۴۰ OVیکی از ماژول های مرتبط با این واسط میباشد که میتوانید این ماژول را از فروشگاه آرتمیس کاریا تهیه فرمایید .

نکته : این درگاه فقط بر روی محصول ARTEMIS XC7Z020 MITRA موجود است.

- **درگاه توسعه ۴۰ پین**

دو درگاه توسعه ۴۰ پین با فاصله پایه ۰.۱ اینچ(mm2.54) این امکان را به شما میدهد تا توسط این دو درگاه با هر مدار دلخواهی ارتباط برقرار کنید و یا از ماژول های آماده شرکت آرتمیس کاریا استفاده نمایید (همانند ماژول دوربین ، ماژول نمایش LCD ، ماژول های مبدل آنالوگ به دیجیتال و یا دیجیتال به آنالوگ و ...) . هر درگاه توسعه متشکل از یک مسیر تغذیه 5ولتی ، ۱ مسیر تغذیه ۳.۳ ولتی ،۶ مسیر زمین(GND) و ۳۲ مسیرIO میباشند که مستقیما به پایه های FPGA متصل اند.

- **دیود های نوری**

روی برد میترا ، ۴ عدد LED قرار دارد که دو LED ، LED1 و LED2 برای استفاده کاربر تعبیه شده است. LED DONE و LED PWR هم برای نشان دادن تغذیه و بالا آمدن FPGA تعبیه شده است.

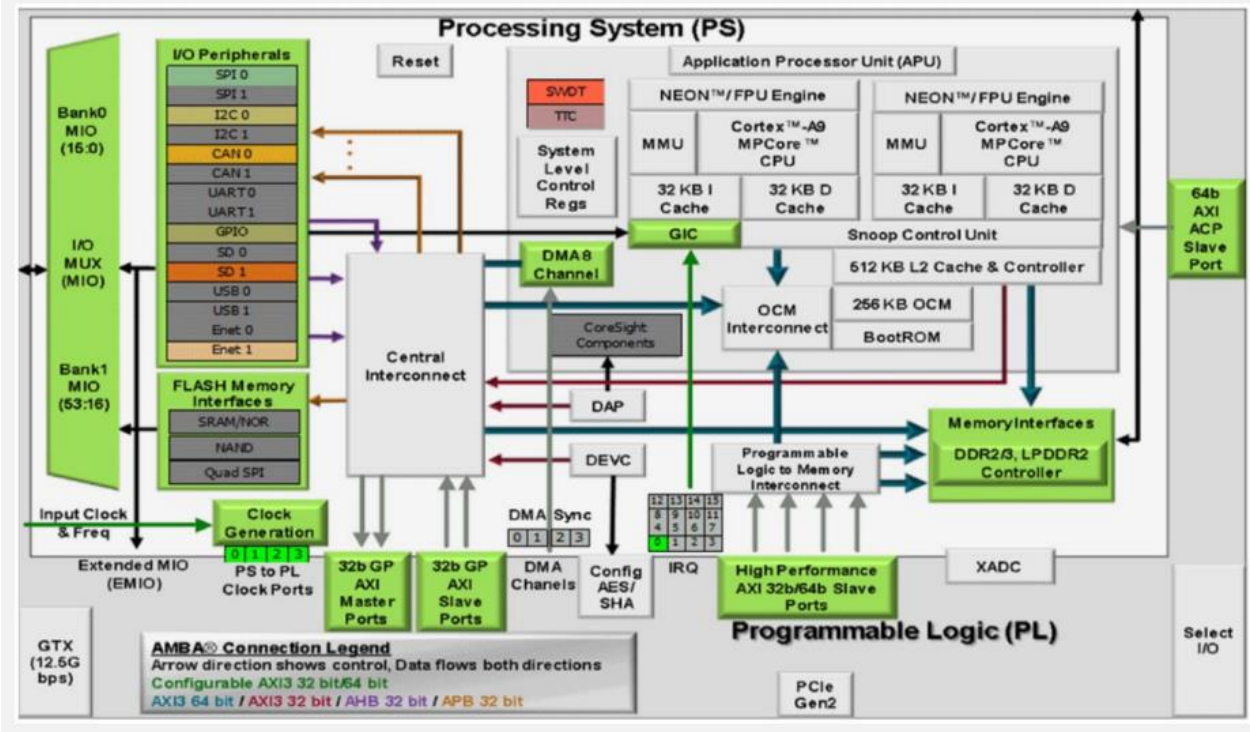
- **۲ کلید کاربری بر روی برد توسعه نیز وجود دارد.**

www.artemiskaria.ir

بخش دوم : معرفی پردازنده SOC استفاده شده در برد MITRA و امکانات موجود درSOC

تراشه زینک با پارت نامبر XC7Z010-2CLG400 محصول شرکت XILINX میباشد . قسمت سیستم پردازشی(PS) این تراشه از دو هسته ARM از خانواده Cortex-A9 تشکیل شده است و از واسط های ارتباطی AMBA ، حافظه داخلی(Cache)، واسط ارتباطی حافظه خارجی و چندین واسط جانبی (Peripheral)تشکیل شده است. بخش منطقی ZYNQ از یک FPGA با ساختار شبیه به خانواده ARTIX تشکیل شده است و درون این بخش از منابع برنامه پذیر منطقی ، لایه های پردازش سیگنال(DSP)و بلوک های حافظه RAM تشکیل شده است . بر روی برد یک تراشه حافظه RAM از شرکت Micron با شماره مدل MT41K256M16TW (در نرم افزار ویوادو در قسمت Part Memory همین مدل را انتخاب میکنیم) قرار گرفته است که ظرفیت آن برابر ۵۱۲ مگابایت میباشد و گذرگاه ارتباطی آن ۱۶ بیتی میباشد. این حافظه ها از نوع DDR ۳ هستند و فرکانس کلاک برای خواندن و نوشتن اطلاعات بین تراشه ZYNQ و حافظه RAM به 533MHz میرسد . این پیکره بندی نیاز های پردازش داده با پهنای باند بالا را برآورده کند.

قسمت پردازشی (PS) میتواند به صورت مستقل شروع به کار کند و ارتباطی با سایر قسمت ها نداشته باشد. در شکل زیر دیاگرام بلوکی داخلی سیستم بر تراشه ZYNQ را مشاهده میکنیم.



شکل ۱-۲ : دیاگرام بلوکی تراشه ZYNQ

پارامتر های اصلی سیستم پردازشی PS به شرح زیر میباشد:

- دو هسته پردازشی ARM بر مبنا Cortex-A ۹ با معماری ARM-V ۷ با فرکانس کاری ۷۶۷ مگاهرتز
- حافظه کش سطح ۱ دستورالعمل و داده(data and instruction) به مقدار ۳۲ کیلوبایت برای هر هسته، و حافظه کش سطح دو اشتراکی به مقدار ۵۱۲ کیلوبایت
- حافظه boot ROM بصورت chip-On و حافظه رم به مقدار ۲۵۶ کیلوبایت بصورت chip-On
- واسط ارتباطی حافظه خارجی ، با قابلیت پشتیبانی از حافظه های ۳ DDR2,DDRبا پهنای باند 16و ۳۲ بیتی
- دو واسط ارتباط شبکه اترنت (Network Interface CARD یا NIC) با قابلیت پشتیبانی از:

DMA (Direct Memory Access) ، GMII ، SGMII (واسط های ارتباطی داده های چند رسانه ای)

- دو واسط ارتباطی USB2.0 OTG که هر کدام قابلیت پشتیبانی تا ۱۲ گره را دارند.
- دو واسط ارتباطی گذرگاه CAN2.0B
- دو کنترلگر واسط SDIO (Secure Digital Input Output)، MMC (Multi MEDIA CARD)

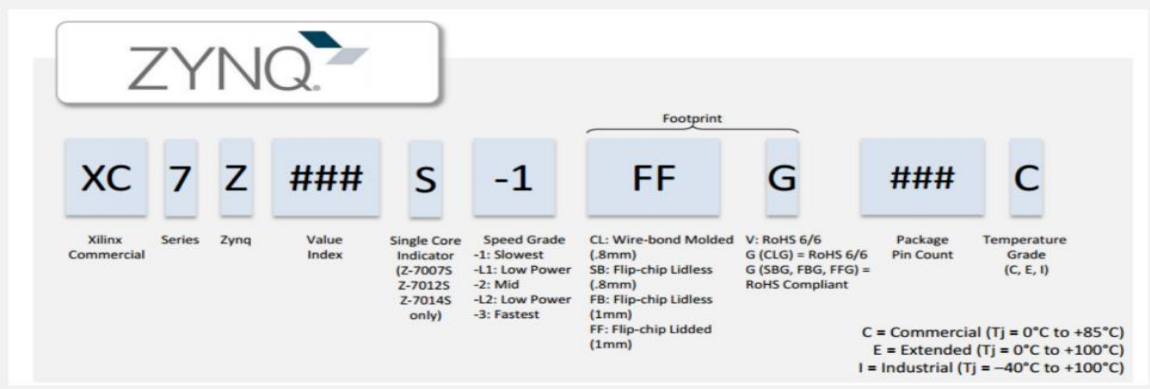
یا همان کارت های حافظه SD

- دو واسط ارتباطی SPI دو واسط ارتباطی I2C و دو واسط ارتباط UART
- ۴ دسته ورودی خروجی دیجیتال ۳۲ بیتی (32 bit GPIO)،که ۵۴ عدد (22+32)بعنوان ورودی خروجی های سیستم پردازشی PS و ۶۴ تای آن متصل به قسمت منطقی PL میباشند.
- گذرگاه پر سرعت بین قسمت های PS وPL

پارامتر های اصلی واحد منطقی PL به شرح زیر میباشد:

- 85 کیلو سلول های منطقی(Cell Logic)
- 53200 جدول برنامه دهی منطقی (Look-up-table یاLUT)
- ۱۰۶۴۰۰ فلیپ فلاپ
- ۲۲۰ واحد ضرب کننده(Accumulator Multiplier) یا MACC (زیر مجموعه لایه هایDSP)
- ۴/۹ مگابیت (۶۱۲ کیلو بایت) بلوک رم (BLOCK RAM)
- دو واحد مبدل آنالوگ به دیجیتال بصورت chip-on ، برای سنجش ولتاژ و دمای واحد های مختلف تراشه و همچنین17 تا ورودی دیفرانسیلی خارجی با نرخ نمونه برداری 1MSPS (۱۲ بیتی)
- قابلیت پشتیبانی از الگوریتم های امنیتی AES وSHA

در ادامه جدول ORDERING پارت نامبر تراشه های خانواده ZYNQ۷۰۰۰ را مشاهده میکنید .



شکل ۲-۲ : جدول راهنمای خواندن شماره مدل های خانواده ZYNQ۷۰۰۰

شکل ۳-۲ : نمای بالای تراشه ZYNQ- XC7Z020

بخش سوم تشریح امکانات و INTERFACE ها ی برد توسعه MITRA

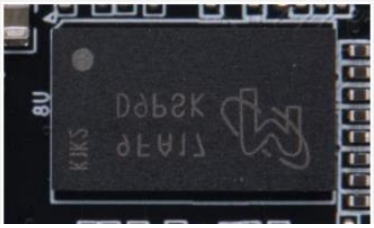
3-1 واحد حافظه رم دینامیکی DDR۳

برد MITRA به یک حافظه رم DDR ۳ از شرکت Micron با ظرفیت ۵۱۲ مگابایت و پارت نامبر MT41K256M16TW مجهز میباشد (در نرم افزار ویوادو در قسمت Part Memory همین مدل را انتخاب میکنیم) . این تراشه با فرکانس حداکثری ۵۳۳ مگاهرتزی ، کار میکند. نرخ داده ۱۰۶۶ مگابیت بر ثانیه سامانه حافظه DDR ۳ بصورت مستقیم به واسط حافظه بانک BANK ۵۰۲ از قسمت سیستم پردازشی PS از تراشه ZYNQ متصل شده است .

Bit Number	Chip Model	Capacity	Factory
U9	MT41J256M16 RE-125	256M x 16bit	Micron

جدول ۱-3پیکره بندی تراشه DDR3

طراحی سخت افزاری واحد های حافظه DDR ۳ نیاز به توجه ویژه ای از لحاظ تداخل سیگنال ها دارد . در طراحی این واحد ها تمامی مالحظات در مورد تطبیق امپدانس ها و تطبیق طول مسیر ها و همچنین مقاومت های ترمینال و یا مقاومت های تطبیق در نظر گرفته شده است ؛ بنابراین عملکرد پر سرعت و پایدار واحد های DDR ۳تضمین میگردند.



شکل 3-1 : نمای واحد DDR۳ بر روی برد

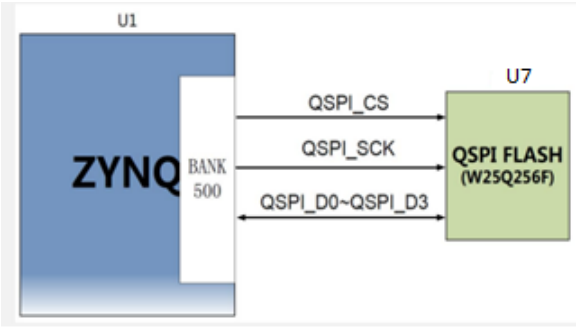
3-2 حافظه فلش QSPI

برد MITRA مجهز به یک تراشه حافظه فلش SPI-Quad با میزان ظرفیت 128 مگابیت( ) 16میباشد . شماره مدل این تراشه W25Q128JVSIQ میباشد ، و سطح ولتاژ استاندارد CMOS با مقدار V3.3 میباشد . به دلیل خاصیت غیر فرار بودن اطالعات ذخیره شده در این حافظه ، میتوانیم برای مصارفی همچون ابزار راه اندازی(device boot) پردازنده ،(ذخیره سازی فایل های image راه اندازی)استفاده کنیم . این فایل های imageحاوی فایل های پیکره بندی FPGA (bit file) کد های برنامه قسمت ARM و سایر فایل های داده کاربر میباشند . در جدول ۲-۲ پارامتر های حافظه فلش QSPI را مشاهده میکنیم.

Position	Model	Capacity	Factory
U7	W25Q256FVEI	32M Byte	Winbond

جدول ۲-۳ پارامترهای حافظه فلش QSPI

www.artemiskaria.ir



شکل ۲-۳: دیاگرام بلوکی واحد حافظه فلش QSPI

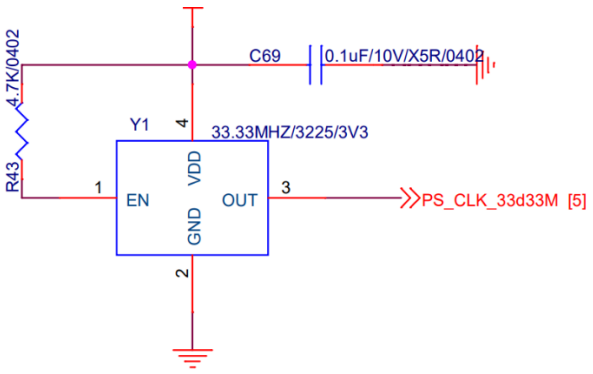
شکل۳-۳: نمای واحد حافظه فلشQSPI

3-3 واحد نوسان ساز ساعت(CLOCK)

برد MITRA دارای دو واحد نوسان ساز کریستالی میباشد که کلاک کاری برای سیستم پردازشی (PS) تراشه ZYNQ و بخش منطقی (PL) را فراهم میسازند ، بنابراین سیستم پردازشی (PS)میتواند بصورت مستقل عملکرد داشته باشد.

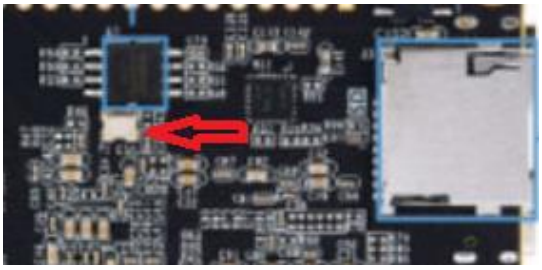
منبع پالس ساعت سیستم پردازشیPS

یک عدد نوسان ساز اسیلاتور با فرکانس۳۳.۳۳۳۳ مگاهرتز ، منبع کلاک سیستم پردازشی (PS)را فراهم میسازد. این کریستال به پایه PS_CLK_500 از بانک ۵۰۰ BANK تراشه ZYNQ متصل گردیده است .
دیاگرام شماتیک این واحد در زیر نشان داده شده است



شکل ۴-۳ : شماتیک واحد نوسان ساز ۳۳.۳۳۳۳ مگاهرتز

www.artemiskaria.ir



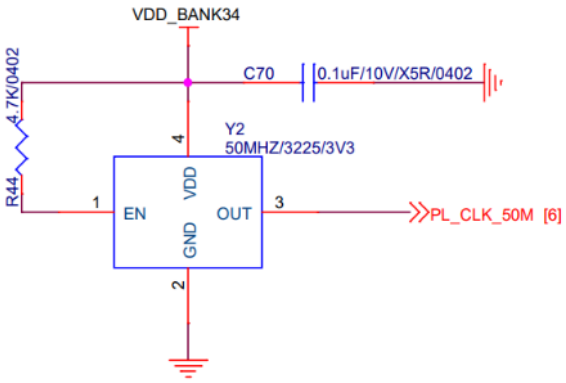
شکل۵-۳ : نمای بالا از واحد نوسان ساز ۳۳.۳۳۳۳۳ مگاهرتزی

Signal name	ZYNQ PIN
PS_CLK_500	E7

جدول ۳-۳ تخصیص پین واحد نوسان ساز

منبع پالس ساعت سیستم پردازشی PL:

یک عدد نوسان ساز اسیلاتور با فرکانس 50 مگاهرتز ، منبع کلاک بخش منطقی(PL)را فراهم میسازد. این کریستال به پایه IO-L12P_T1_MRCC_34 از بانک BANK34 پین U18 تراشه ZYNQ متصل گردیده است . دیاگرام شماتیک این واحد در زیر نشان داده شده است.



شکل ۶-۳ : شماتیک واحد نوسان ساز 50 مگاهرتز

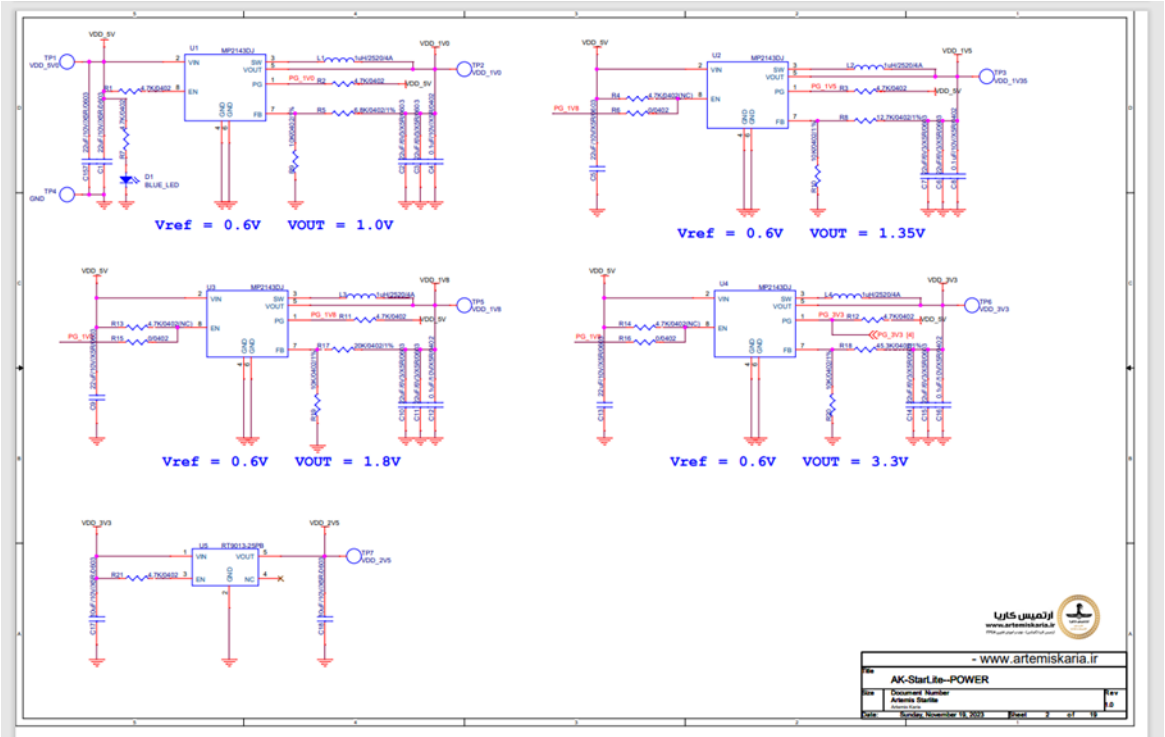
شکل ۷-۳ : تصویر اسیلاتور FPGA

Signal name	ZYNQ PIN
IO-L12P_T1_MRCC_34	U18

جدول ۴-۳ تخصیص پین واحد نوسان ساز

3-4 منبع تغذیه:

تغذیه برد ولتاژ ۵ ولت است که از طریق کانکتور J8(JTAG) به برد اعمال می شود. و مطابق دیاگرام شماتیک زیر ولتاژ های مورد نیاز FPGA نظیر VCCINTPL & PS , AUX ,DDR و بانکها و.. ساخته می شود. آی سی رگولاتور استفاده شده با پارت نامبر MP2143DJ یک تراشه سوییچینگ یک پارچه با خروجی ۳ آمپر است که کاملا نیاز بخش های مختلف را تامین می کند. برای اطلاعات بیشتر دیتاشیت را مطالعه بفرمایید. در شکل زیر دیگرام شماتیک بخش پاور را ملاحظه می فرمایید.



شکل ۸-۳ نمای شماتیک بخش پاور

www.artemiskaria.ir

جدول زیر تخصیص ولتاژ ها به هر کدام از بخش های ZYNQ نمایش می دهد.

Power Supply	Function
+1.0V	ZYNQ PS and PL section Core Voltage
+1.8V	ZYNQ PS and PL partial auxiliary voltage BANK501 IO voltage
+3.3V	ZYNQ Bank0,Bank500,QSIP FLASH Clock Crystal-VCCIO34/35
+1.5V	DDR3, ZYNQ Bank501

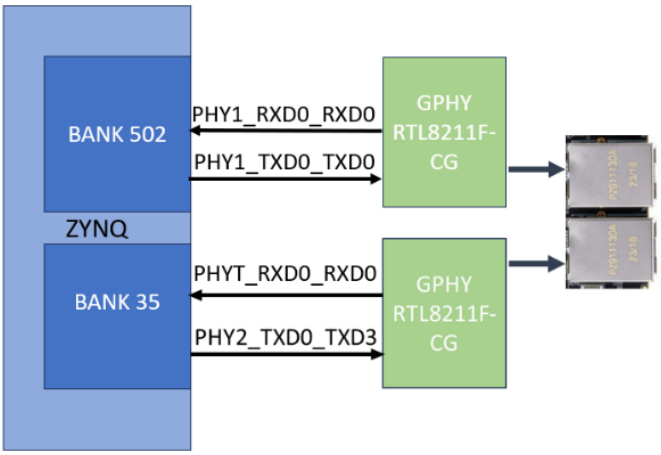
شکل ۹-۳ تخصیص ولتاژ های FPGA

3-5 واسط ارتباطی گیگابیت اترنت PS و PL :

برد توسعه MITRA از دو واسط ارتباطی گیگابیت اترنت با سه سرعت ۱۰ ، ۱۰۰ و ۱۰۰۰ مگابیت برثانیه بهره مند میباشد . این درگاه ها به واسط GPIO از بانک ۵۰۱ BANK سیستم پردازشی (PS) و بخش منطقی (PL) به بانک ۳۴ متصل شده اند. تراشه اترنت PHY از شرکت REALTEK با پارت نامبر RTL8211F-CG برای کاربران سرویس ارتباطی شبکه اترنت را فراهم می سازد . این تراشه نرخ های ارتباطی ۱۰۰۰ Mbps / ۱۰۰ / ۱۰ را پشتیبانی می کند و نقل و انتقال داده ها را با لایه MAC تراشه ZYNQ از طریق واسط RGMII (Reduce Gigabit media-Independent Interface) بر عهده دارد. همچنین این تراشه از واسط های MDIX/MDI (Medium- dependent interface) پشتیبانی میکند . همچنین از سرعت های مختلف ، حالت slave/master ، گذرگاه MDIO برای مدیریت رجیستر های PHY ، نیز پشتیبانی میکند. هنگامی که تراشه RTL8211F-CG شروع به کار میکند ، حاالت فعلی پایه های ورودی / خروجی تراشه زینک که به این تراشه متصل میباشد را شناسایی میکند تا حالت کاری مناسب را برای عملیات انتقال داده بارگزاری نماید .

هنگامی که شبکه ارتباطی ، به واحد گیگابیت اترنت متصل میشود ، انتقال داده های تراشه زینک ، از طریق تراشه RTL8211F-CG به وسیله گذرگاه RGMII مخابره میگردند. فرکانس کلاک در این انتقال ۱۲۵ مگاهرتز میباشد ، همچنین داده ها در لبه بالا رونده و لبه پایین پالس نمونه برداری میگردند .

www.artemiskaria.ir

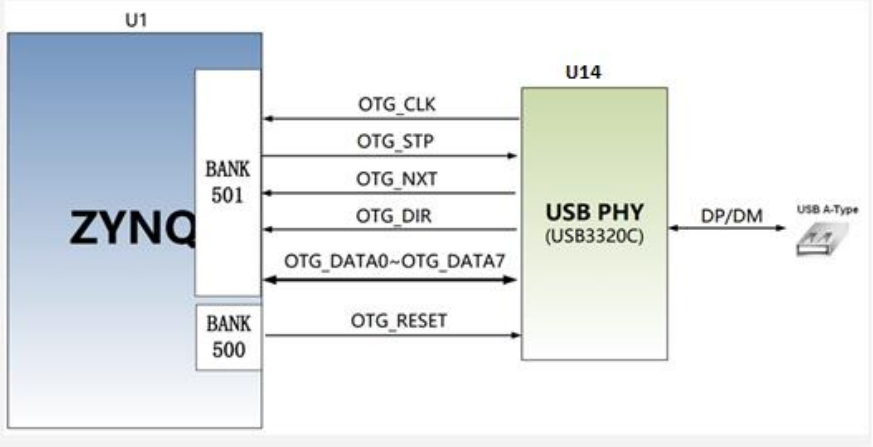


شکل ۳-۱۰ دیاگرام ارتباط GPHY و تراشه زینک

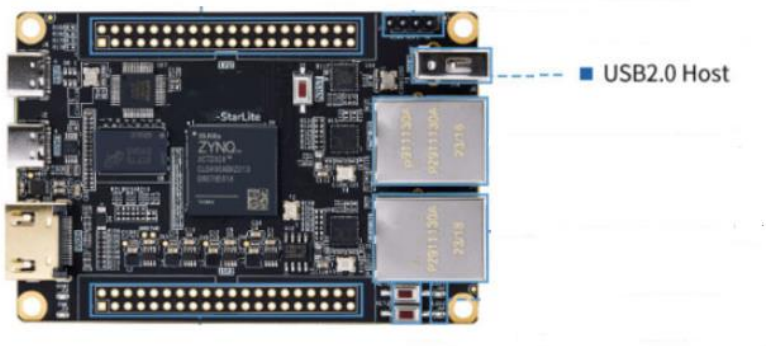
شکل ۳-۱۱ نمای واحد اترنت و تراشه GPHY بر روی برد MITRA

3-6 واسط USB۲.۰ میزبان:

بر روی برد MITRA یک درگاه واسط ارتباطی USB ۲.۰ میزبان قرار دارد . این واسط از ولتاژ کاری ۱.۸ ولت و تراشه USB3320C-EZK بهره میبرد که از استاندارد ULPI پشتیبانی میکند . واسط گذرگاه USB تراشه ZYNQبه تراشه مخابره گرUSB3320C-EZK متصل میباشد تا ارتباط داده 2.0USB با سرعت بالا را در حالت میزبان فراهم سازد سیگنال های کنترلی و داده تراشه USB3320C به درگاه IO بانک ۵۰۱ BANK از سیستم پردازشی تراشه ZYNQ متصل میباشند . کریستال ۲۴ مگاهرتزی ، فرکانس کلاک لازم برای تراشه USB3320Cرا فراهم میسازد . نوع درگاه اتصال USB استفاده شده در برد ازنوع A (USB type A) میباشد که به کاربران این اجازه را میدهد تا لوازم جانبی مختلفی همچون موس ، کیبورد و غیره را از طریق این درگاه به تراشه ZYNQ متصل سازند . همچنین برد میزان تغذیه ۵ ولت را برای درگاه USB فراهم آورده است . در شکل ۳-۶ ارتباط بین تراشه ZYNQ و تراشه USB را مشاهده میکنیم.



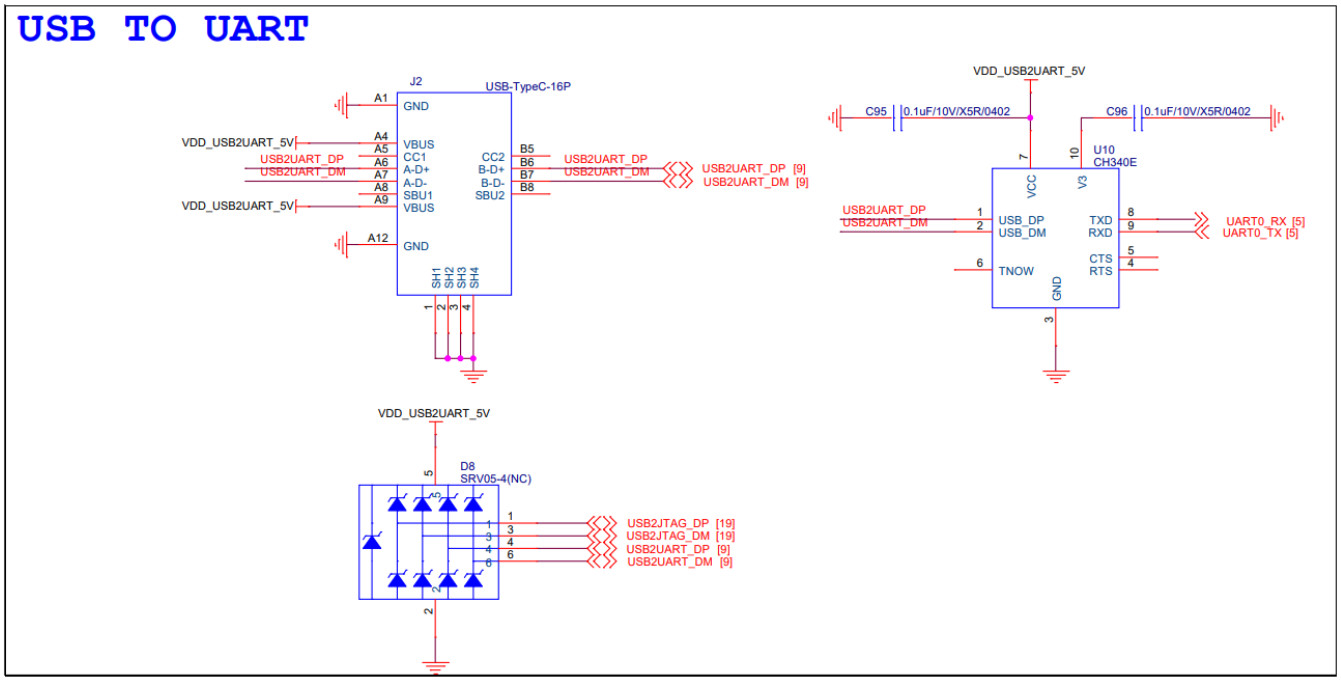
شکل ۱۲-۳ ارتباط تراشه ZYNQ و تراشه USB



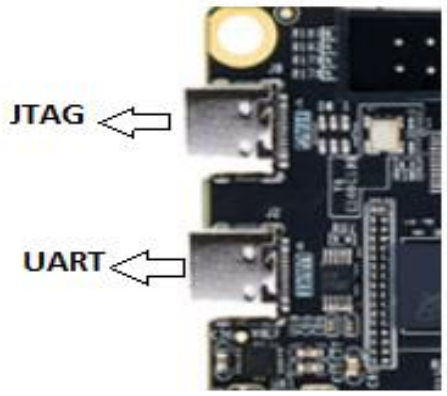
شکل۱۳-۳ نمای درگاه USB۲.۰ بر روی برد توسعهMITRA

۳-۷ درگاه USB به UART

برد توسعه MITRA به یک واسط مبدل USB به UART برای ارتباط سریال مجهز میباشد. این درگاه از یک تراشه مبدل CH340 بهره می برد . درگاه USB به کار برده شده برای این واسط از نوع Type C میباشد . این درگاه بوسیله کابلUSB که به همراه متعلقات برد توسعه قرار دارد، میتواند به وسیله دیگری همچون کامپیوتر متصل گردد . شماتیک دیاگرام مدار USB به UART در شکل ۳-۸ نشان داده شده است.



شکل ۱۴-۳ شماتیک USB به UART



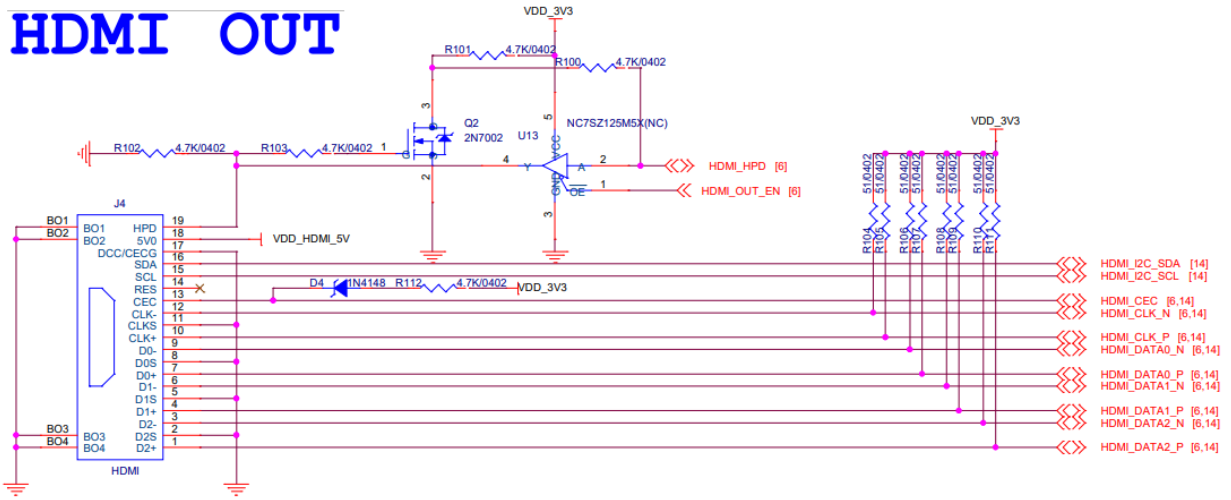
شکل ۱۵-۳ : نمای واسط UART بر روی برد

www.artemiskaria.ir

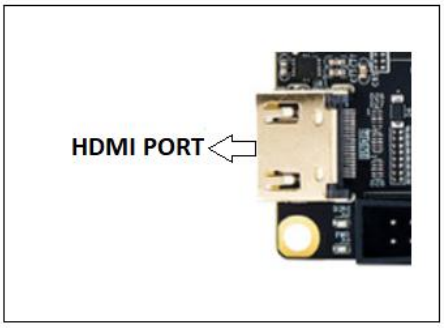
۳-۸ واسط خروجی HDMI

واسط HDMI که مخفف High Definition Multimedia Interface میباشد ، یک واسط معروف برای انتشار محتوی صوت و تصویر میباشد . برد توسعه MITRA شامل یک واسط خروجی ویدئویی HDMIمیباشد که سیگنال های دیفرانسیلی و پالس ساعت این واسط به صورت مستقیم به پایه های IO تراشه ZYNQ متصل شده اند ، و تبدیل سیگنال های دیفرانسیلی HDMI در تراشه زینک در حالت موازی انجام میگردد و برای تشخیص حالت ارسال واسط DMI (Direct Media Interface)

کد گذاری میگردند. این واسط در بهترین حالت ، تصاویر را با کیفیت 1080 P با نرخ 60 Hz پشتیبانی میکند . سیگنال های HDMI به بانک BANK ۳۴ از قسمت منطقی PL تراشه زینک متصل شده اند . دیاگرام شماتیک مدار HMDI در شکل زیر نشان داده شده است.



شکل ۳-۱۶ دیاگرام شماتیک واسطHDMI

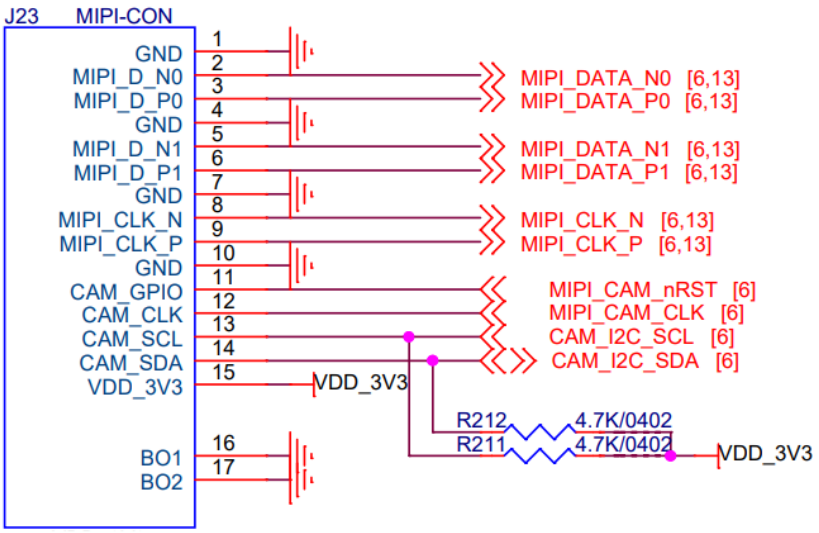


شکل ۳-۱۷ نمای اتصال دهنده واسط HDMI بر روی برد MITRA

۳-۹ واسط دوربین MIPI

نکته: همانطور که ابتدا ذکر شد ، برد توسعه میترا با دو پارت نامبر زینک XC7Z010-2CLG400I و XC7Z020-2CLG400I موجود است. این پورت فقط در برد MITRA7020 موجود است.

برد توسعه XC7Z020-2CLG400I دارای درگاه دوربین MIPI میباشد که میتواند به ماژول های دوربین که با واسط ارتباطی MIPI کار میکنند (همانند ماژول AN ۵۶۴۱که در فروشگاه آرتمیس کاریا قابل تهیه میباشد) متصل شود . ماژول های دوربین شامل یک دوربین OV ۵۶۴۰میباشد که بوسیله این دوربین میتوانید مستقیما با FPGA مرتبط شوید . دیاگرام شماتیک واحد MIPIدر ادامه قابل مشاهده میباشد.

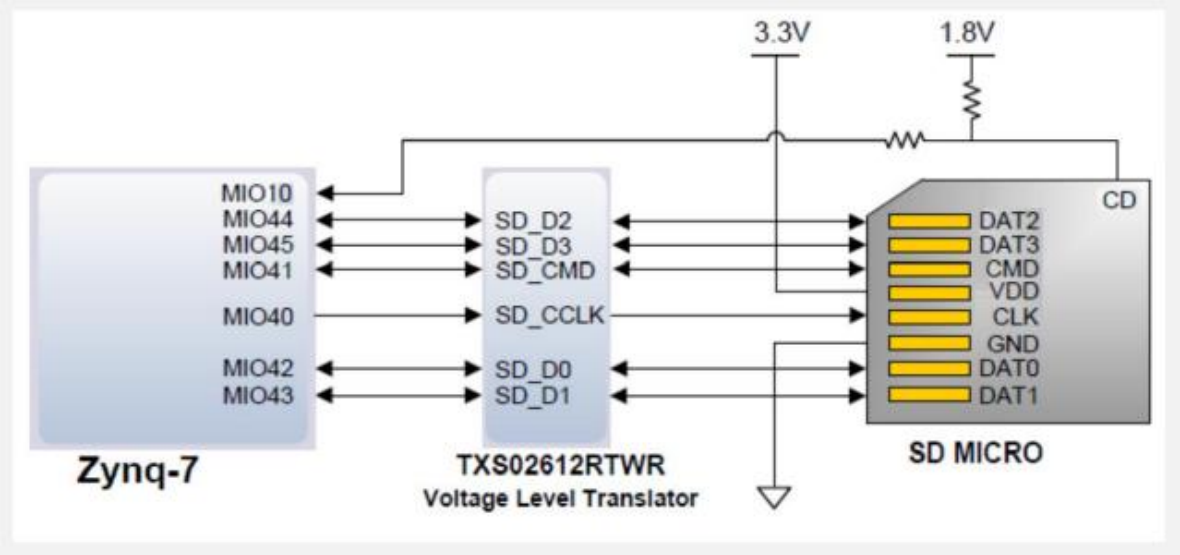


شکل ۳-۱۸ شماتیک واحد دوربینMIPI

۳-۱۰ واسط کارت حافظه SD

برد توسعه MITRA دارای یک واسط کارت حافظه SD Micro میباشد تا به کاربران این امکان را فراهم سازد که توسط این حافظه ، فایل های راه اندازی BOOT تراشه ZYNQ ، فایل Kernel سیستم عامل لینوکس ، فایل های سیستمی و سایر فایل های داده کاربر را در آن ذخیره سازند و از طریق آن عملیاتی سازند . سیگنال SDIO این واسط ، به پایه های IO بانک ۵۰۱ BANK از سیستم پردازشی PS تراشه زینک متصل میباشد . از آنجایی که مقدار ولتاژ این بانک(VCCMIO) ، ۱.۸ ولت میباشد ، ولی ولتاژ کاری کارت حافظه SD به مقدار ۳.۳ ولت میباشد ، از یک تراشه مبدل ولتاژ (LEVEL SHIFTER) با پارت نامبر ۰۲۶۱۲ TXSبرای تبدیل این دو ولتاژ استفاده گردیده است . در ادامه ، دیاگرام شماتیک اتصال واسط کارت حافظه SD به تراشه ZYNQ را مشاهده می کنیم:

www.artemiskaria.ir



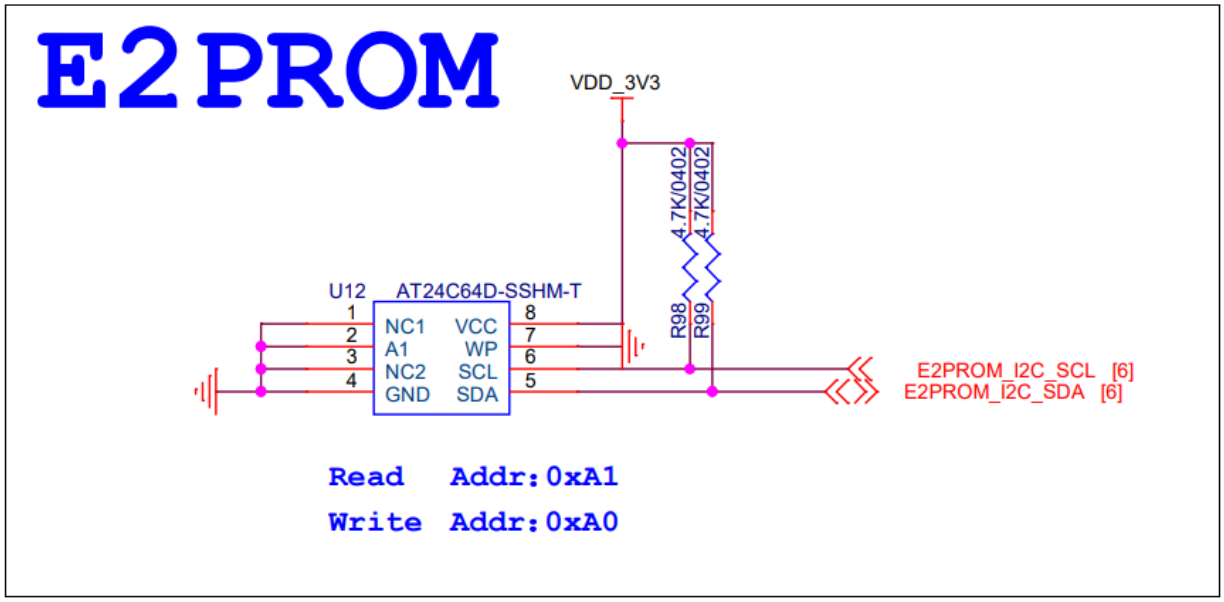
شکل ۱۹-۳ : دیاگرام واحد کارت حافظه SD

شکل ۲۰-۳ : نمای نگه دارنده کارت حافظه SD بر روی برد توسعه

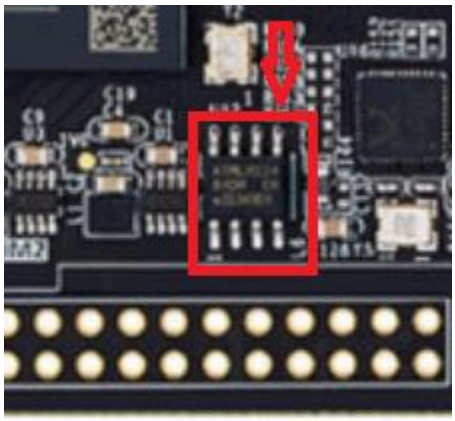
۳-۱۱ حافظه EEPROM

بر روی برد توسعهMITRA یک حافظه از نوع EEPROM قرار دارد که شماره مدل آن AT24C64 میباشد و میزان ظرفیت آن 64 کیلو بیت(8*8192) میباشد . این حافظه با واسط ارتباطی I2C با تراشه زینک ارتباط بر قرار میسازد . یکی از اهداف قرار گیری این حافظه بر روی برد توسعه ، یادگیری چگونگی کار با گذرگاه I2C میباشد . سیگنال های I2C تراشه EEPROM به BANK 34 تراشه زینک متصل میباشند.شکل زیر دیاگرام شماتیک این تراشه را نشان میدهد.

www.artemiskaria.ir



شکل ۲۱-۳ دیاگرام شماتیک واحدEEPROM

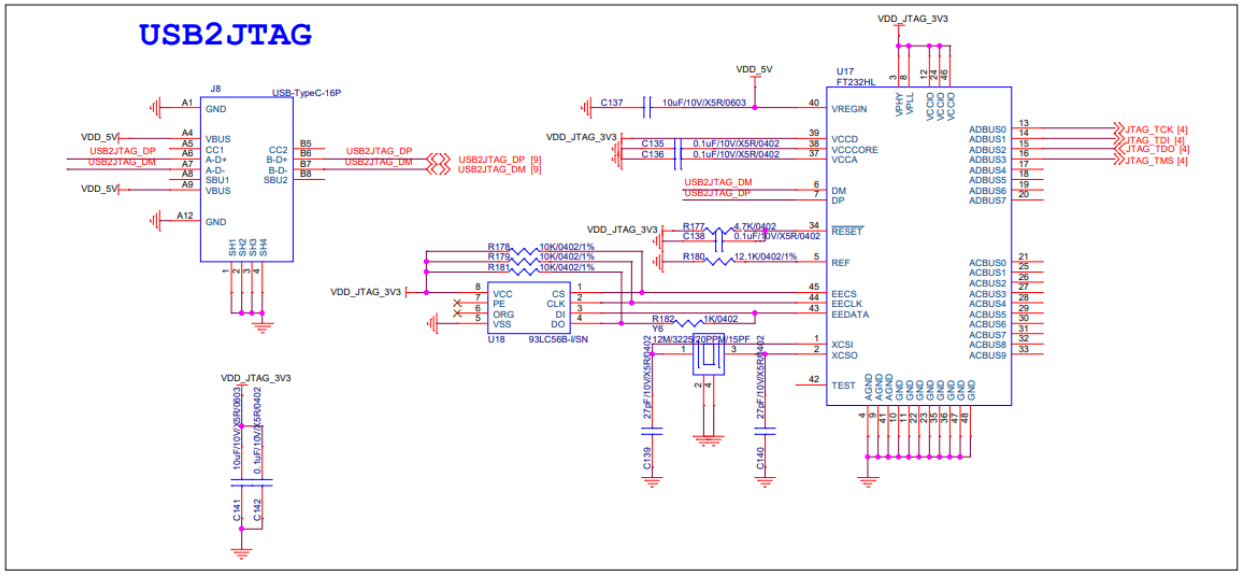


شکل ۲۲-۳ نمای تراشه حافظه EEPROM بر روی برد

www.artemiskaria.ir

۳-۱۲ درگاه عیب یابی JTAG

از این درگاه برای دانلود و عیب یابی برنامه پیکره بندی تراشه ZYNQ استفاده میگردد . این درگاه شامل سیگنال های TCK ، TDO ، TMS ، TDIمیباشد. شماتیک مدار JTAG در شکل زیر نشان داده شده است. همچنین در این برد، از درگاه JTAG برای اعمال تغذیه به مدار نیز استفاده می شود.

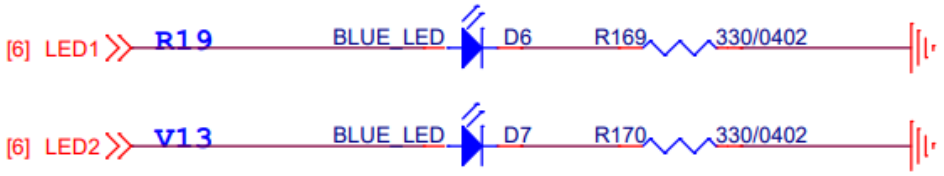


شکل۳-۲۳ شماتیک USB2JTAG

۳-۱۳ دیود های نوری کاربری(LED)

بر روی برد توسعه MITRA ، 2 عدد LED نصب گردیده اند که به پایه های IO بانک Bank34 در سمت منطقی PL تراشه ZYNQ متصل گردیده اند . با توجه به شماتیک این بخش میتوان دریافت که برای کنترل این ۲ دیود نورانی میبایست از منطق Active High استفاده نمود . بدین معنا که برای روشن کردن هر کدام از LED ها میبایست پایه متناظر FPGA را 1 کرد و برای خاموش کردن ، پایه متناظر را 0 کرد . همچنین توجه داشته باشید که ۱ عدد LED برای تشخیص روشن بودن برد(Power indicator) یک LED برای پایه DONE نیز بر روی برد توسعه تعبیه شده است.

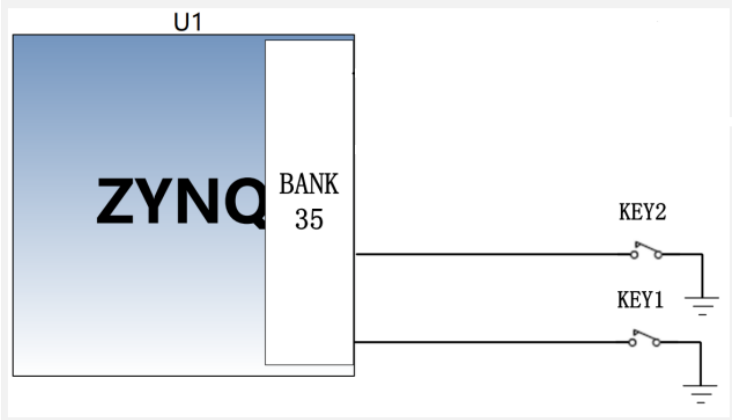
شماتیک واحد LED های کاربری در شکل زیر نشان داده شده است:



شکل ۳-۲۴ شماتیک واحد LED

۳-۱۴ کلید های کاربری

بر روی برد توسعه Mitra ، دو کلید کاربری(KEY1 ,KEY2) قرار گرفته اند و این دو کلید به پایه های IO بانک ۳۵ BANK در سمت واحد منطق PL تراشه ZYNQ متصل گردیده اند . هنگامی که هر کلید فشرده میشود ، سیگنال آن پایه FPGA ، صفر یا LOW میگردد و تراشه ZYNQ با فشرده شدن کلید ، سطح صفر را تشخیص میدهد . دیاگرام واحد کلید های کاربری در شکل زیر نشان داده شده است:



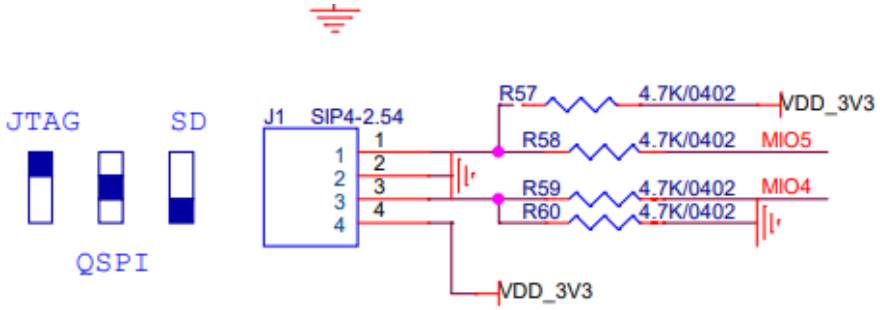
شکل ۳-۲۵ دیاگرام واحد کلید های کاربری

علاوه بر این دو کلید کلید NRST برای ریست مستقیم در دسترس است.

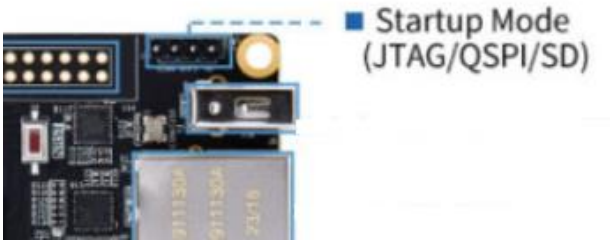
www.artemiskaria.ir

۳-۱۵ تنظیم بوت مد:

برای تنظیم بالا آمدن کد تراشه زینک از FLASH و یا کارت حافظه و یا مود JTAG یک عدد هدر ۱*۴ روی برد قرار دارد که با تغییر مکان جامپر تنظیم بوت مد انجام می شود.

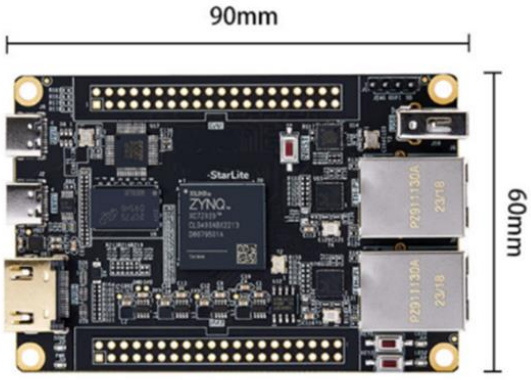


شکل ۳-۲۶ بوت مد



شکل ۳-۲۷ هدر بوت مد روی برد

ابعاد و اندازه برد:



شکل ۳۱-۲ نمایش ابعاد برد

www.artemiskaria.ir

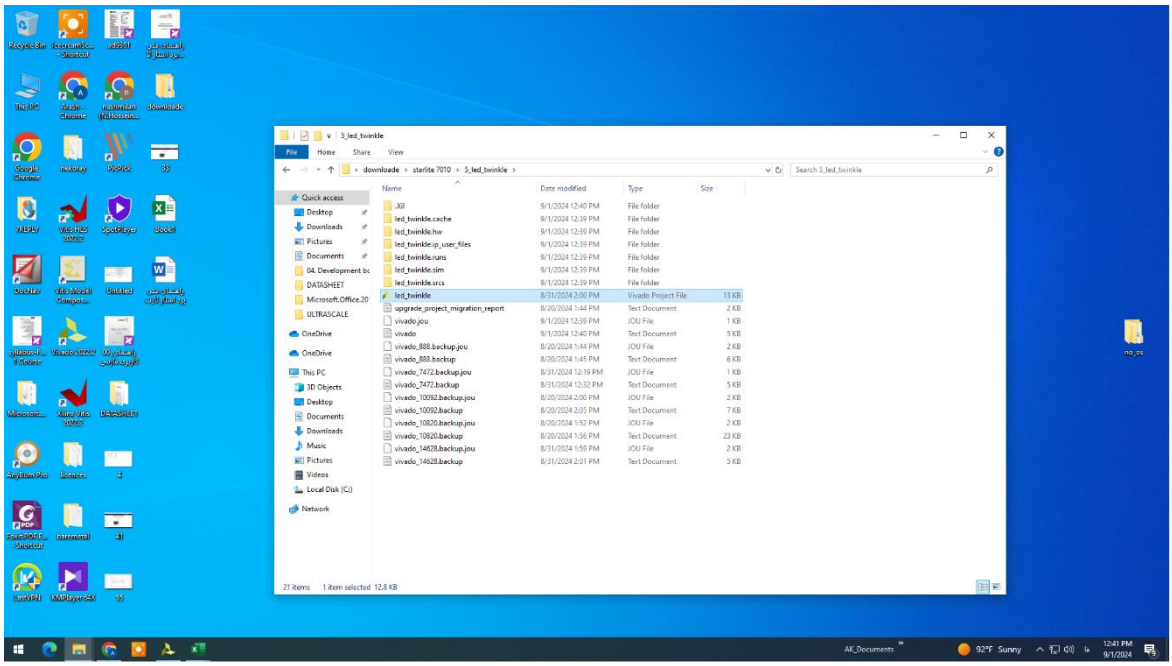
نکات مهم قبل از راه اندازی:

- رعایت ESD PROTECTION به هنگام راه اندازی برد
- زیر میز set up حتما از پد آنتی استاتیک زیر پا استفاده کنید.
- قبل از اطمینان از ESD PROTECTION جعبه و چک دمای مناسب برد را روشن نکنید.
- اطمینان حاصل کنید که اتصالات LAN , USB , HDMI و... به درستی انجام شده باشند قبل از اینکه برد را روشن نماید. توجه به اتصالات UART بسیار مهم است و در صحت عملکرد و مراحل بعدی بسیار مهم است.
- فقط بعد از اطمینان از بررسی و تایید تمام اتصالات ، به برد پاور اعمال کنید.
- نکته : بعد از دیسکانکت شدن هر یک از اتصالات سریعا پاور برد را قطع کنید.

www.artemiskaria.ir

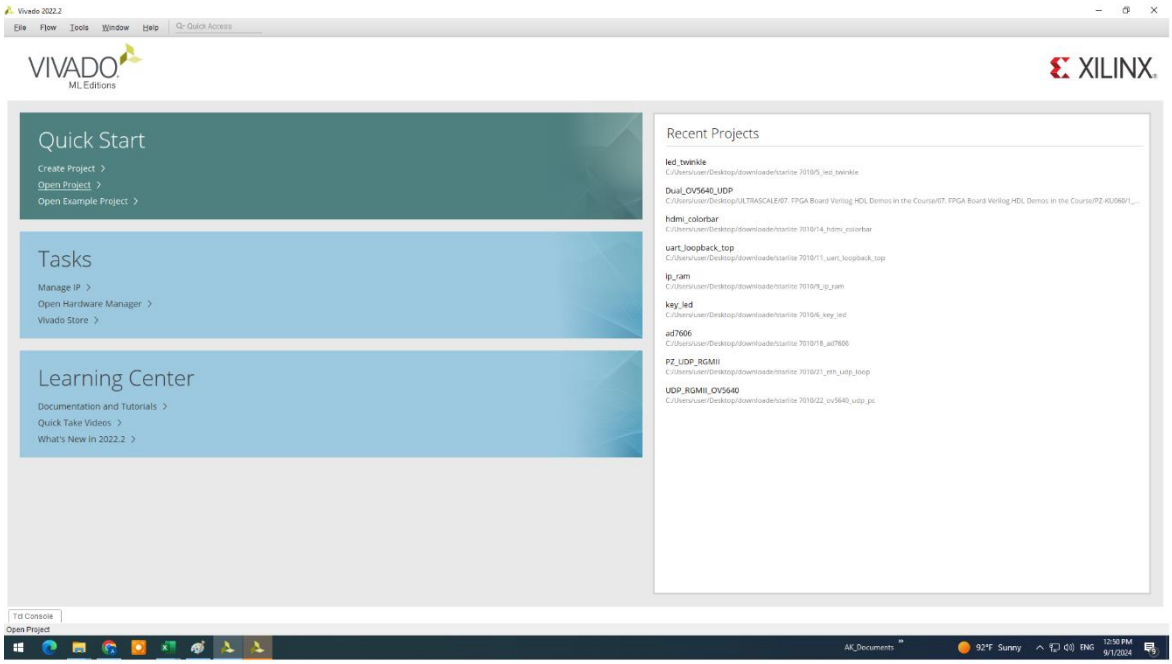
بخش ۴ _مراحل پروگرم کردن برد در نرم افزار VIVADO

4-1 ابتدا فایل پروژه را مطابق شکل زیر برای باز شدن از فولدر هر پروژه کلیک می کنیم.



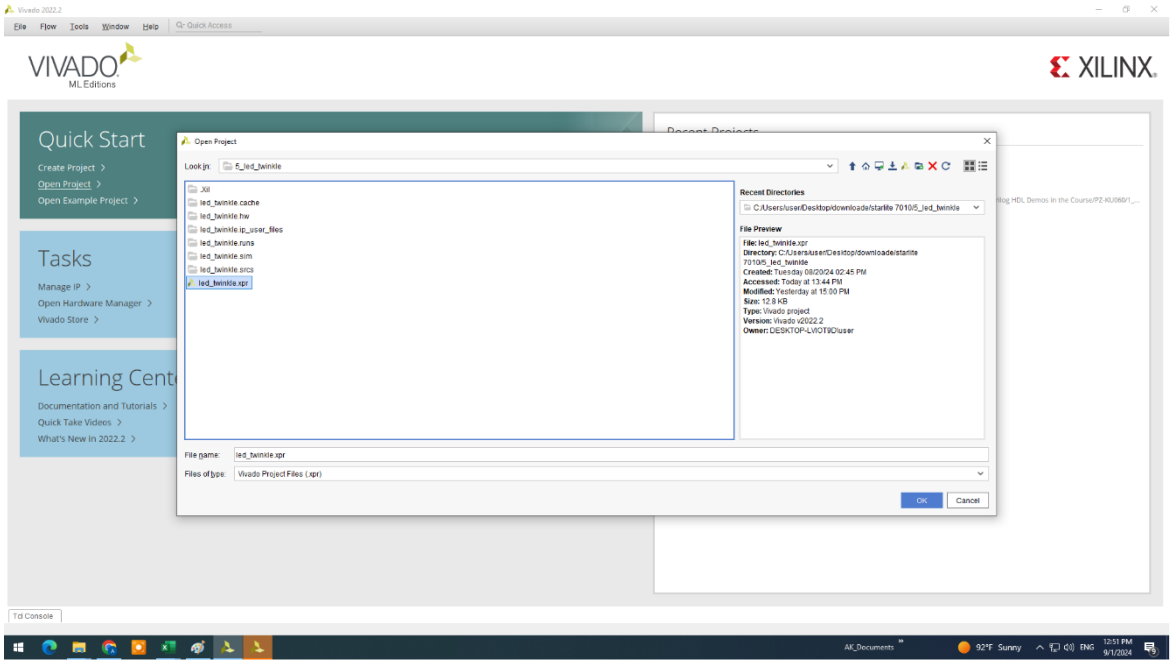
شکل ۴-۱ باز کردن پروژه

و یا مانند شکل زیر از طریق گزینه OPEN PROJECT نرم افزار VIVADO آدرس پروژه را انتخاب می کنیم.



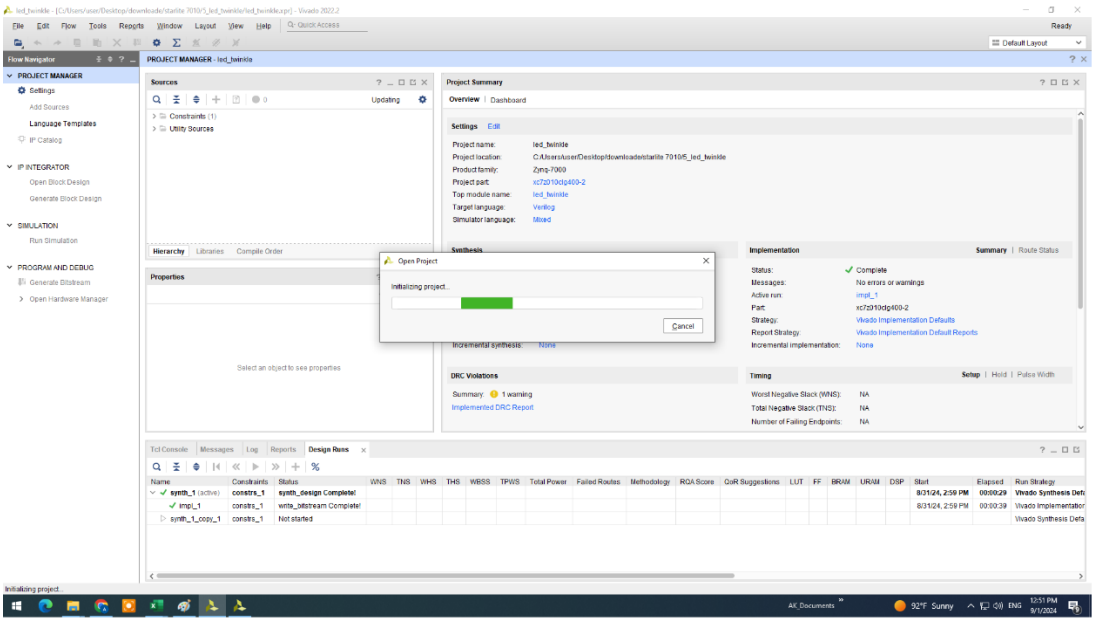
شکل ۲-۴ نرم افزار VIVADO و انتخاب OPEN PROJECT

شکل زیر باز کردن پروژه از طریق نرم افزار را نشان می دهد.



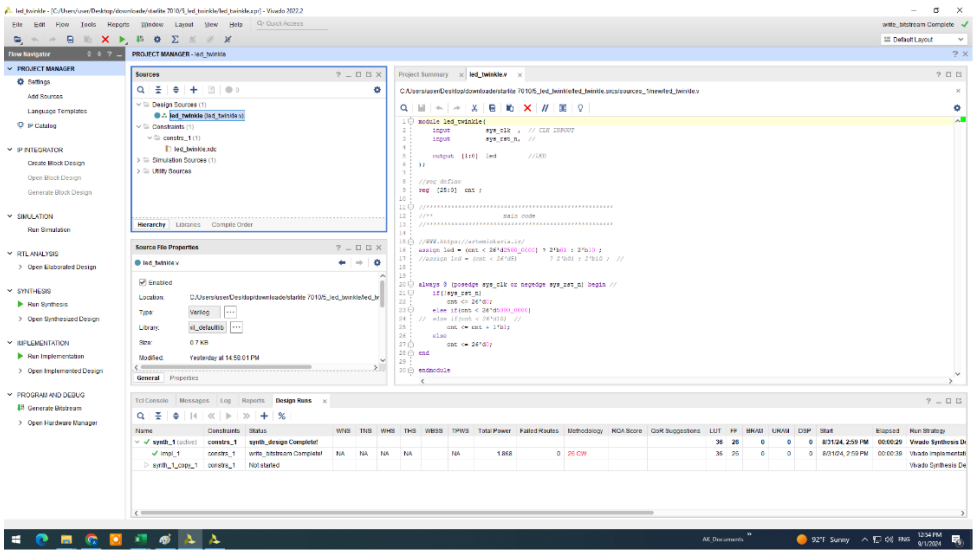
شکل ۳-۴ انتخاب فایل پروژه از نرم افزار VIVADO

در این شکل پروژه را در محیط VIVADO مشاهده می کنید.



شکل ۴-۴ باز شدن پروژه در نرم افزار

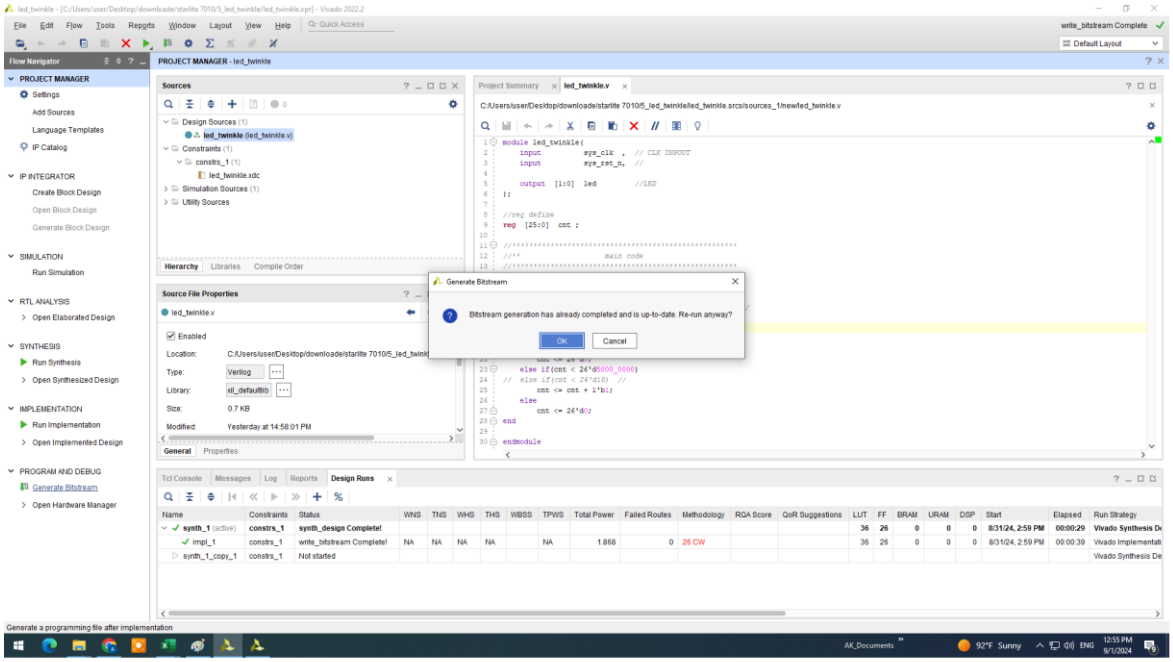
مطابق شکل زیر روی TOP MODUL کلیک کنید تا باز شود.



شکل ۴-۵ محیط TOP MODUL

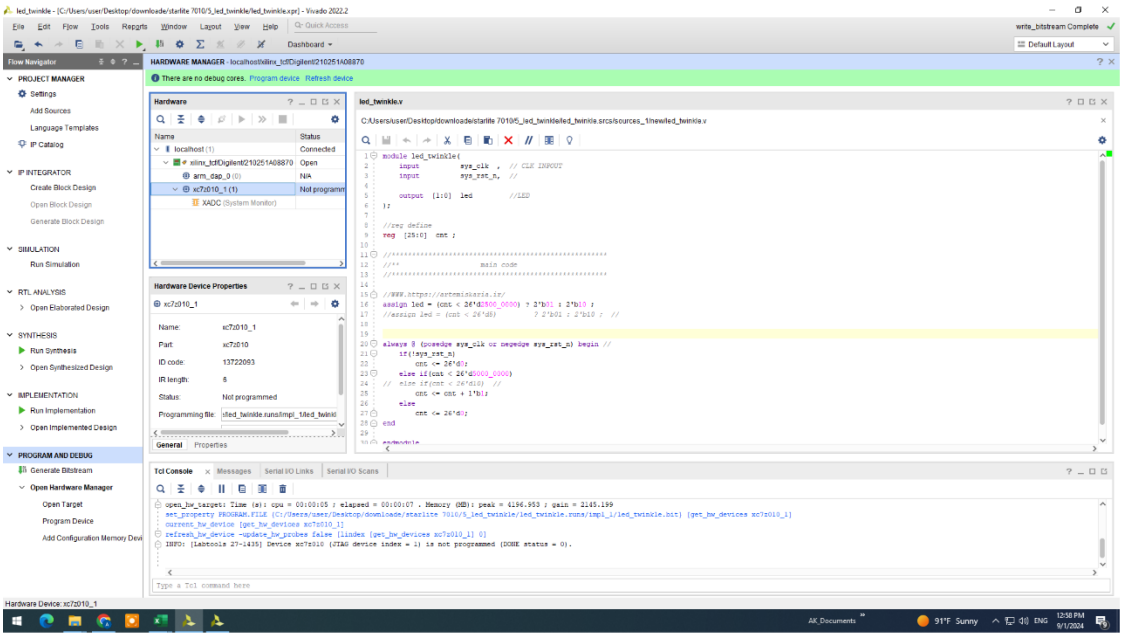
در این محیط با انجام هر تغییری باید کد مجددا سنتز شود.

برای این کار گزینه مشخص شده Generate Bitstream را بزنید و OK کنید تا سنتز انجام شود.



شکل ۶-۴ سنتز کردن کد

بعد از سنتز یک فایل BIT. تولید می شود. آدرس فایل به این صورت می باشد. داخل فایل پروژه فولدری با نام خود پروژه با پسوند Runs. فولدر impl1 وجود دارد. داخل این فولدر فایل با پسوند bit. از همان مسیر پروگرم شناسایی می شود. حال برای پروگرم کردن برد بعد ازS اینکه برد از طریق کابل USB به درگاه JTAG (J8)متصل شد گزینه آخر از منوی سمت چپ Open Hardware Manager را بزنید تا پنجره زیر باز شود.در پنجره آبی رنگ hardware همانطور که مشاهده می کنید تراشه زینک شناسایی شده که شامل دو قسمت ARM و FPGA می باشد. که باراست کلیک بر روی XC7Z010 و انتخاب گزینه PROGRAMکد های مربوط به بخش FPGA را روی تراشه بارگزاری کنید و نتیجه را روی برد مشاهده کنید و یا هر خروجی قابل انتظار دیگر را رویت کنید. به طور مثال این پروژه LED های روی برد را فعال می سازد.



شکل ۴-۷ محیط HARDWARE MANAGER